

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-251503

(43)公開日 平成8年(1996)9月27日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 5/45			H 0 4 N 5/45	
G 0 6 F 3/14	3 6 0		G 0 6 F 3/14	3 6 0 A
G 0 9 G 5/14		9377-5H	G 0 9 G 5/14	E
H 0 4 N 5/265			H 0 4 N 5/265	

審査請求 未請求 請求項の数18 O L (全 23 頁)

(21)出願番号 特願平7-52731

(22)出願日 平成7年(1995)3月13日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 染矢 隆一

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(72)発明者 井上 文夫

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(72)発明者 木藤 浩二

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(74)代理人 弁理士 武 顕次郎

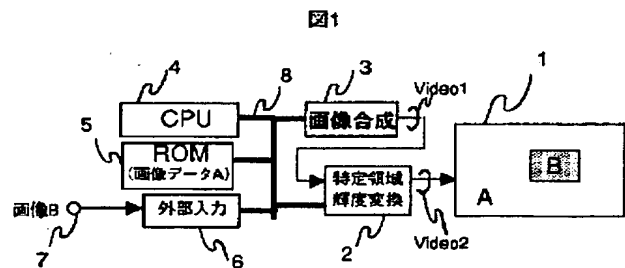
最終頁に続く

(54)【発明の名称】 画像表示システム及び画像表示装置

(57)【要約】

【目的】 文字や図形などのコンピュータ画像にテレビ画像を嵌め込んで、夫々に適した輝度で同時に表示できるようにする。

【構成】 ROM回路5には、CPU回路4のプログラムとともに、画像データAが格納されており、CPU回路4はこのプログラムで動作する。CPU回路4はROM回路5から画像データAを読み取り、これを画像信号Aにして画像合成手段3に供給する。また、入力端子7から外部入力手段6に画像信号Bが取り込まれ、画像合成手段3に供給されて画像信号AのCPU回路4で指定される嵌込み位置に嵌め込まれる。画像合成手段3の出力画像信号Video1は特定領域輝度変換手段2に供給され、CPU回路4から信号バス8を介して供給されるタイミング信号のタイミングで、画像信号Aの部分と画像信号Bの部分とで独立に所定の輝度レベルが設定され、画像表示手段1で同時に表示される。



【特許請求の範囲】

【請求項1】 n 個（但し、 n は2以上の整数）の画像を嵌め込み合成する合成手段と、該合成手段で嵌め込み合成された画像を表示する表示手段とからなる画像表示システムにおいて該合成手段で嵌め込み合成した画像信号のうちの最大（ $n-1$ ）個分の画像信号の嵌め込み位置のタイミングを指定し、該指定した嵌め込み位置タイミングで振幅レベルや直流レベルを制御する制御手段を具備したことを特徴とする画像表示システム。

【請求項2】 請求項1において、前記制御手段による前記振幅レベルや直流レベルの制御を、ディジタル変換した画像信号データのデータ変換で行なうことを特徴とする画像表示システム。

【請求項3】 n 個（但し、 n は2以上の整数）の画像を嵌め込み合成した画像信号を入力して表示する画像表示システムにおいて、該嵌め込み合成した画像信号のうちの最大（ $n-1$ ）個分の嵌め込み位置のタイミングを検出し、該検出した嵌め込み位置タイミングで振幅レベルや直流レベルを制御する検出制御手段を具備したことを特徴とする画像表示システム。

【請求項4】 請求項3において、前記検出制御手段は少なくとも枠検出機能を有することを特徴とする画像表示システム。

【請求項5】 請求項3において、前記検出制御手段は少なくとも動き検出機能を有することを特徴とする画像表示システム。

【請求項6】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段とからなる画像表示装置において、該画像表示手段での任意の画像表示領域の振幅レベルを制御する手段を設けたことを特徴とする画像表示装置。

【請求項7】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段と、該振幅制御手段に制御電圧を供給する振幅制御用電源と、該直流制御手段に制御電圧を供給する直流制御電源と、該振幅制御用電源の出力と別系統電源の出力とを加算しその加算出力で該振幅制御手段を制御する第1の加算手段とからなる画像表示装置において、

該第1の加算手段に入力する該別系統電源の出力に応じて該画像表示手段での任意の画像の表示領域の振幅レベルを制御することを特徴とする画像表示装置。

【請求項8】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段と、該振幅制御手段に制御電圧を供給する振幅制御用電源と、該直流制御手段に制御電圧を供

給する直流制御電源と、該振幅制御用電源とは別系統の複数の電源のうちの少なくとも1つを選択する選択手段と、該振幅制御用電源の出力と該選択手段で選択された該別系統電源の出力とを加算しその加算出力で該振幅制御手段を制御する第1の加算手段とからなる画像表示装置において、

該選択手段を制御する制御信号で該画像表示手段に表示する任意の画像表示領域を指定し、複数の該別系統電源の出力のうちの少なくとも1つに応じて該指定された画像表示領域の振幅レベルを制御することを特徴とする画像表示装置。

【請求項9】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段と、該振幅制御手段に制御電圧を供給する振幅制御用電源と、該直流制御手段に制御電圧を供給する直流制御電源と、該振幅制御用電源とは別系統の複数の電源のうちの少なくとも1つを選択する選択手段と、該振幅制御用電源の出力と該選択手段で選択された該別系統電源の出力とを加算しその加算出力で該振幅制御手段を制御する第1の加算手段と、該選択手段を切換え制御する第1のタイミング発生手段とからなる画像表示装置において、

該第1のタイミング発生手段に入力する制御情報で該画像表示手段での任意の画像表示領域を指定し、複数の該別系統電源の出力のうちの少なくとも1個に応じて該指定された画像表示領域の振幅レベルを制御することを特徴とする画像表示装置。

【請求項10】 請求項9において、

前記第1のタイミング発生手段に入力する制御情報は、前記画像表示手段に表示する任意の画像の表示領域の開始位置と終了位置、または開始位置と該表示領域の水平区間及び該表示領域の垂直区間、または終了位置と該表示領域の水平区間及び該表示領域の垂直区間であることを特徴とする画像表示装置。

【請求項11】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段と、該振幅制御手段に制御電圧を供給する振幅制御用電源と、該直流制御手段に制御電圧を供給する直流制御電源と、該振幅制御用電源とは別系統の複数の電源のうちの少なくとも1つを選択する選択手段と、該振幅制御用電源の出力と該選択手段で選択された該別系統電源の出力を加算しその加算出力で該振幅制御回路を制御する第1の加算手段と、該選択手段の切換え制御と該別系統電源の電圧制御を行なう第2のタイミング発生手段とからなる画像表示装置において、

該第2のタイミング発生手段に入力する制御情報で該画像表示手段での任意の画像表示領域を指定し、該制御情報に応じて指定された該画像表示領域の振幅レベルを制

御することを特徴とする画像表示装置。

【請求項12】 請求項11において、前記第2のタイミング発生手段に入力する制御情報は、前記画像表示手段に表示する任意の画像の表示領域の開始位置と終了位置と輝度レベル、または開始位置と該表示領域の水平区間及び該表示領域の垂直区間と輝度レベル、または終了位置と該表示領域の水平区間及び該表示領域の垂直区間と輝度レベルであることを特徴とする画像表示装置。

【請求項13】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段と、該振幅制御手段に制御電圧を供給する振幅制御用電源と、該直流制御手段に制御電圧を供給する直流制御電源と、該振幅制御用電源とは別系統の複数の電源の出力を選択する選択手段と、該振幅制御用電源の出力と該選択手段で選択された該別系統電源の出力とを加算しその加算出力で該振幅制御手段を制御する第1の加算手段とからなる画像表示装置において、該選択手段を制御する制御信号に応じて、該画像表示手段での複数の任意の画像表示領域の振幅レベルを制御することを特徴とする画像表示装置。

【請求項14】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段と、該振幅制御手段に制御電圧を供給する振幅制御用電源と、該直流制御手段に制御電圧を供給する直流制御電源と、該振幅制御用電源の出力とこれとは別系統の電源の出力を加算しその加算出力で該振幅制御手段を制御する第1の加算手段と、該直流制御用電源の出力とこれとは別系統電源の出力とを加算しその加算出力で該直流制御手段を制御する第2の加算手段とからなる画像表示装置において、

該第1の加算手段に入力する該別系統電源の出力に応じて該画像表示手段での任意の画像表示領域の振幅レベルを制御し、該第2の加算手段に入力する該別系統電源の出力に応じて該任意の画像表示領域の直流レベルを制御することを特徴とする画像表示装置。

【請求項15】 画像表示手段と、アナログ画像信号をデジタル画像信号に変換するAD変換手段と、該AD変換手段の出力をデータ変換するルックアップテーブルと、デジタル画像信号をアナログ画像信号に変換するDA変換手段と、画像信号の振幅レベルを制御する振幅調整手段と、画像信号の直流レベルを制御する直流制御手段と、該AD変換手段の出力を該ルックアップテーブルに入力し該ルックアップテーブルの出力を該DA変換手段に供給するか、該AD変換手段の出力をそのまま該DA変換手段に供給するかを切り換える切換手段と、該切換手段の切換え制御と該ルックアップテーブルのデータ書替えを行なう制御手段とからなる画像表示装置にお

いて、

該制御手段に入力する制御情報で該画像表示手段での任意の画像表示領域を指定し、指定された該画像表示領域の振幅レベルまたは直流レベルもしくはこれら両方を制御することを特徴とする画像表示装置。

【請求項16】 アナログ画像信号をデジタル画像信号に変換するAD変換手段と、該AD変換手段の出力をデータ変換するルックアップテーブルと、デジタル画像信号で駆動する画像表示手段と、該AD変換手段の出力を該ルックアップテーブルに入力し該ルックアップテーブルの出力を該画像表示手段に供給するか、該AD変換手段の出力をそのまま該画像表示手段に供給するかを切り換える切換手段と、該切換手段の切換え制御と該ルックアップテーブルのデータ書替えを行なう制御手段とからなる画像表示装置において、

該制御手段に入力する制御情報で該画像表示手段での任意の画像表示領域を指定し、指定された該画像表示領域の振幅レベルまたは直流レベルもしくはこれら両方を制御することを特徴とする画像表示装置。

【請求項17】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段とからなる画像表示装置において、

該画像表示手段での任意の画像表示領域の平均振幅レベルまたは平均直流レベルもしくはこれら両方を任意の一定値以上にならないように負帰還制御することを特徴とする画像表示装置。

【請求項18】 画像表示手段と、該画像表示手段に入力する画像信号の振幅レベルを制御する振幅調整手段と、該画像表示手段に入力する画像信号の直流レベルを制御する直流制御手段とからなる画像表示装置において、

該画像表示手段での任意の画像表示領域の振幅レベルまたは直流レベルもしくはこれら両方を制御するときには、該振幅調整手段または該直流制御手段もしくはこれら両方に印加する電源電圧を可変することを特徴とする画像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、文字や図形表示を主体とするコンピュータ画像と自然画表示を主体とするテレビ映像を同一画面上に同時に表示する画像表示システム及び画像表示装置に関する。

【0002】

【従来の技術】 近年、好きなときに好きな番組が見られるVOD (Video On Demand) サービスやCD-ROMを使った電子百科事典など、いわゆるマルチメディアサービスが盛んになってきている。このようなマルチメディアサービスでは、コンピュータ画面に自然画などのテ

レビ映像を嵌め込み表示することが多い。

【0003】

【発明が解決しようとする課題】一般に、コンピュータ用ディスプレイ、は文字や図形を直近で見るため、コンピュータオペレータが見やすいように表示輝度はあまり高くしていない。一方、テレビ映像は、きれいに見せるため、比較的高輝度に設定している。

【0004】このために、テレビ映像と文字や図形のコンピュータ画像とをコンピュータ用ディスプレイ装置に同時に表示すると、テレビ映像は通常のテレビ受像機で見るより輝度が低くなって映えがなくなる。そこで、ディスプレイ装置の画面上に表示される文字や図形表示の輝度レベルと自然画表示の輝度レベルとを別々に制御し、自然画の表示部分のみを明るくするなどの手立てが必要になる。

【0005】ところで、嵌め込み表示としては、テレビの親画面に子画面を嵌め込み表示するピクチャー・イン・ピクチャーが広く知られている。ピクチャー・イン・ピクチャーでは、テレビ受像機の中に親画面用と子画面用に複数の映像信号入力システムがあり、映像信号毎に別々に振幅レベルや直流レベルを制御して親画面と子画面で独立に輝度レベルを変えることができるようになっている。

【0006】一方、コンピュータの文字や図形表示に自然画などのテレビ映像を嵌め込む処理（合成処理）は、コンピュータのソフトウェア処理などで行われ、このように合成された映像信号をディスプレイ装置に供給して表示するようになっている。このため、コンピュータの文字や図形表示に自然画などのテレビ映像を嵌め込んで表示する場合の多くは、合成した映像信号1系統がそのままディスプレイに供給されるので、ピクチャー・イン・ピクチャーのような複数の映像信号入力システムを持つ構成では、嵌め込み画面の振幅レベルや直流レベルを別々に制御することは不可能である。

【0007】本発明の目的は、かかる問題を解消し、合成済の映像信号の場合でも、嵌め込み画像毎に独立にレベルを制御することができるようにした画像表示システム及び画像表示装置を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明は、合成した画像信号上にある画像合成タイミングを指定し、該指定した画像信号タイミングで振幅レベルや直流レベルを制御する。

【0009】

【作用】画像表示手段の画面上に表示される文字や図形と自然画との輝度レベルを別々に制御することができ、この結果、自然画などのテレビ映像は明るくきれいに表示され、文字や図形などのコンピュータ画像は低輝度で読み易く表示されることになる。

【0010】

【実施例】以下、本発明の実施例を図面により説明する。

【0011】図1は本発明による画像表示システム及び画像表示装置の第1の実施例を示すブロック図であって、1は画像表示手段、2は特定領域輝度変換手段、3は画像合成手段、4はCPU回路、5はROM回路、6は外部入力手段、7は入力端子、8は信号バスである。

【0012】同図において、特定領域輝度変換手段2、画像合成手段3、CPU回路4、ROM回路5及び外部入力手段6は信号バス8で接続されている。また、画像合成手段3、CPU回路4、ROM回路5及び外部入力手段6からなる装置は、例えば、コンピュータと同じ構成としてもよい。画像合成手段3は2つの画像を合成するものであって、例えば、フレームメモリ装置で構成することができる。特定領域輝度変換手段2は、画像表示手段1に表示する特定の領域の輝度レベルを変換するものである。

【0013】以下、この実施例の動作を説明するが、ここでは、画像Aに画像Bを嵌め込んで画像表示手段1で表示するものとする。

【0014】CPU回路4は、ROM回路5に格納されているプログラム情報に基づいて、例えばROM回路5に保存している画像データAを画像合成手段3で映像信号に変換する。この映像信号は特定領域輝度変換手段2を通過して画像表示手段1に供給される。これにより、画像表示手段1で画像Aが表示される。

【0015】一方、外部入力手段6は、例えば、テレビジョン映像信号の入力装置であり、入力端子7から入力される画像信号Bを取り込み、信号バス8を介して画像合成手段3に送る。勿論、外部入力手段6から画像合成手段3への信号伝送は、信号バス8とは別に設けた回線を使ってもよい。画像合成手段3でこの画像データBは先の画像データAに嵌め込まれ、画像表示手段1に供給表示される。ここでは、図示するように、画像Aの中に画像Bが嵌め込まれて表示される。

【0016】特定領域輝度変換手段2は、画像表示手段1で表示される画像A、Bの輝度レベルを別々に変えることができる。

【0017】図3はこの特定領域輝度変換手段2の一具体例を示すブロック図であって、10は振幅制御手段、11は直流レベル制御手段、12は加算器、13、14、16は可変電源、15は切換スイッチ、17a~17cはデータラッチ、18a~18cはアドレスデコーダ、19a~19dはカウンタ、20a~20cはアンドゲート、21はタイミング発生回路21である。

【0018】同図において、この具体例は、画像信号の振幅を制御する振幅制御手段10と、画像信号の直流レベルを制御する直流レベル制御手段11と、加算器12と、可変電源13、14、16と、切換スイッチ15と、可変電源13、14、16の電圧値をセットするデ

ータラッチ17a~17cと、データラッチ17a~17cにデータをラッチするアドレスデコーダ18a~18cと、切換スイッチ15の切換制御のためのタイミング信号Keyを生成するタイミング発生回路21とからなっている。

【0019】タイミング発生回路21は、画像A中の画像Bの嵌込み位置を特定するタイミング信号Keyを発生するものであって、画像Bの垂直、水平方向の開始アドレスと終了アドレスを特定するカウンタ回路19a~19dと、アンドゲート20a~20cと、カウンタ回路19a~19dに夫々のアドレス値をセットするデータラッチ17d~17gと、アドレスデコーダ18d~18gからなっている。

【0020】CPU回路4から信号バス8(図1)を介して供給される合成画像の画面全体の直流レベルを定めるデータがデータラッチ17aに、この画面全体の振幅を定めるデータがデータラッチ17bに、嵌込み部分(この場合、画像Bの部分)の振幅を決めるデータがデータラッチ17cに、この嵌込み部分の垂直開始アドレスがデータラッチ17dに、この嵌込み部分の垂直終了アドレスがデータラッチ17eに、この嵌込み部分の水平開始アドレスがデータラッチ17fに、この嵌込み部分の水平終了アドレスがデータラッチ17gに夫々格納される。

【0021】垂直開始カウンタ19aと垂直終了カウンタ19bには、データラッチ17dのデータ、データラッチ17eのデータが夫々垂直同期信号Vsyncでプリセットされ、水平開始カウンタ19cと水平終了カウンタ19dには、データラッチ17fのデータ、データラッチ17gのデータが夫々水平同期信号Hsyncでプリセットされる。そして、垂直開始カウンタ19aと垂直終了カウンタ19bは夫々水平同期信号Hsyncをカウンタクロック信号とし、水平開始カウンタ19cと水平終了カウンタ19dは夫々ドットクロック信号DOTCKをカウンタクロック信号とする。垂直開始カウンタ19aと垂直終了カウンタ19bの出力はアンドゲート20aで論理積がとられ、水平開始カウンタ19cと水平終了カウンタ19dの出力はアンドゲート20bで論理積がとられ、更に、これらアンドゲート20a、20bの出力がアンドゲート20cで論理積がとられて、画像Bの嵌込み位置を示すタイミング信号Keyが得られる。

【0022】図2はこのタイミング信号Keyと映像信号のレベルとの関係を、水平走査周期と垂直走査周期とに分けて示す図である。

【0023】同図において、入力画像信号Video1のハッチ(斜線)部分が嵌込み部分(画像B)である。タイミング信号Keyはこの画像信号Video1のハッチ(斜線)部分で“L”(ローレベル)から“H”(ハイレベル)に変化し、切換スイッチ15を可変電源16側に閉じる。

【0024】これにより、画像表示手段1(図1)での

画像Bの表示期間だけ、振幅制御手段10に印加される制御電圧は、加算器12により、可変電源13、16の電圧を加算した電圧になり、これによって振幅が増加し、画像表示手段1の入力画像信号Video2の画像Bの部分だけ輝度レベルを変えることができる。

【0025】例えば、画像Aがテキスト画面で画像Bがテレビ画面である場合、明るくきれいなテレビ画面と輝度を抑えた読み易いテキスト画面とを同時に表示が可能になる。

【0026】なお、外部入力手段6は、VODシステムなどで使われるCATVやLAN、ISDNに対応するデジタル方式でも、勿論良いことは言うまでもない。

【0027】また、図4に示すように、外部入力手段6の代わりに、データ蓄積装置31を用いてもよい。このデータ蓄積装置31は、固体磁気ディスクや磁気ディスクあるいは光磁気ディスクやCD-ROMなどでよく、画像A、Bに相当する画像データが蓄積されている。

【0028】また、図5に示すように、外部入力手段6の代わりに、画像A、Bに相当する画像データを蓄積したROM205でもよいし、図6に示すように、これにさらに外部入力手段6やデータ蓄積装置131を設けるようにしてもよい。

図6に示す実施例の場合には、勿論、画像表示手段1に画像A、B、Cの3個の画像が同時に表示されることもできる。この場合の特定領域輝度変換手段102の一具体例を図7に示す。但し、17i、17jはデータラッチ、18i、18jはアドレスデコーダ、21a、21bはタイミング発生回路、32は切換スイッチ、33、34は可変電源、35はデコーダであり、図3に対応する部分には同一符号を付けて重複する説明を省略する。

【0029】図7において、タイミング発生回路21aは図6での画像表示手段1の画像Bの表示期間を示すタイミング信号を発生するものであり、タイミング発生回路21bは画像Cの表示期間を示すタイミング信号を発生するものである。これらタイミング発生回路21a、21bの出力信号はデコーダ35を介して切換スイッチ32に供給されるが、タイミング発生回路21aがタイミング信号を発生すると、切換スイッチ32は可変電源33側に閉じ、タイミング発生回路21bがタイミング信号を発生すると、切換スイッチ32は可変電源34側に閉じる。それ以外では、切換スイッチ32は電圧値0の電圧を選択する。

【0030】切換スイッチ32からの電圧は加算回路12で可変電源13の電圧と加算され、振幅制御手段10に供給される。可変電源33の電圧はデータラッチ17iのデータに応じて設定され、可変電源34の電圧もデータラッチ17jのデータに応じて設定される。

【0031】そこで、データラッチ17i、17jのデータを適宜設定することにより、画像B、Cの振幅を適宜設定することができる。

【0032】タイミング発生回路を増やしていけば、任意個数の嵌込み画面の輝度レベル変換でも対応できることは明らかである。

【0033】以上のようにして、嵌込み画像の輝度だけを単独に制御することができる、例えば、画像Aがテキスト画面、画像Bがテレビ画面の場合、明るくきれいなテレビ画面と輝度を抑えた読み易いテキスト画面との同時表示が可能になる。

【0034】図8は本発明による画像表示システム及び画像表示装置の第2の実施例における特定領域輝度変換手段2の一具体例を示すブロック図であって、18hはアドレスデコーダ、22a、22bは切換スイッチ、23はA/D変換器、24はLUT（ルックアップテーブル）、25はD/A変換器であり、図3に対応する部分には同一符号を付けて重複する説明を省略する。

【0035】この第2の実施例も全体構成が図1に示す構成をなしているが、特定領域輝度変換手段2が上記の第1の実施例での図3に示した特定領域輝度変換手段2と異なる。この具体例が図3に示した具体例と大きく異なるのは、嵌込み部分の輝度レベル変換をデジタル信号処理で行なう点であって、このための処理手段を、アナログ映像信号をデジタル映像信号に変換するA/D変換器23と、デジタルデータ変換器としてのLUT24と、デジタル映像信号をアナログ映像信号に変換するD/A変換器25と、切換スイッチ22a、22bとで構成している。

【0036】次に、この具体例の動作を説明する。

【0037】タイミング発生器21からのタイミング信号Keyにより、嵌込み部分の時間帯だけで切換スイッチ22a、22bはB側に閉じる。このとき、映像信号Video1の画像Bの部分の信号はA/D変換器23でデジタル化されてLUT24に供給される。LUT24には、CPU回路4から信号バス8（図1）を介して変換データが入力されており、この変換データによって映像信号Video1の振幅や直流レベルなどが所望の値にセットされている。このLUT24は、例えば、EEPROMなどのメモリで構成することができ、CPU回路4からのデータ書替えも自由自在にできる。

【0038】このLUT24の出力データは、D/A変換器25でアナログ映像信号に変換された後、振幅制御手段10と直流レベル制御手段11とでレベル制御されて映像信号Video2として出力される。これにより、画像Bの期間だけは、LUT24によって輝度レベルを制御できるようになる。

【0039】画像Aの期間では、切換スイッチ22a、22bはA側に閉じており、LUT24による輝度制御はなされない。また、全体の振幅や直流レベルの制御は、図3に示した具体例と同様、可変電源13、14を介して行なわれる。

【0040】以上のようにして、嵌込み部分（画像B）

だけの輝度レベルを変えることができる。特に、図8に示したデジタル方式の場合、振幅だけでなく、直流レベルやガンマレベルや色相など種々の制御が可能になる。

【0041】なお、図8では、切換スイッチ22a、22bを夫々A/D変換器23の前とD/A変換器25の後に配置し、アナログ映像信号を切り換えるようにしているが、切換スイッチ22a、22bを夫々A/D変換器23の後とD/A変換器25の前に配置し、デジタル映像信号を切り換えるようにしてもよい。

【0042】図9は本発明による画像表示システム及び画像表示装置の第3の実施例を示すブロック図であって、36は画像合成手段であり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0043】この実施例の特徴は、図9に示すように、画像合成手段36に特定領域輝度変換機能を付加したことであって、図1に示した実施例に比べて回路構成が簡単になる。

【0044】図10はこの画像合成手段36の一具体例を示すブロック図であって、37はフレームメモリ、38は制御装置、122a、122bは切換スイッチ、124はLUT、125はD/A変換器である。

【0045】図10において、この具体例は、画像データの書込み/読出しを行なうフレームメモリ37と、デジタルデータを変換するLUT124と、デジタル映像信号をアナログ映像信号に変換するD/A変換器125と、切換スイッチ122a、122bと、フレームメモリ37の書込み/読出し制御や切換スイッチ122a、122bの切換え制御、LUT124のデータ書替えを行なう制御装置38とから構成されている。

【0046】制御装置38は、また、フレームメモリでの画像データA、Bの記憶領域を定め、画像データA、Bはその指定される領域で書込み、読出しが行なわれる。これにより、フレームメモリ37で画像Aへの画像Bの嵌込みが行なわれる。従って、制御装置38は、フレームメモリ37での読出し位置が画像データAの記憶領域であるか、画像データBの記憶領域であるかを判断することができ、この判断に基づいて切換スイッチ122a、122bを切換え制御する。

【0047】フレームメモリ37には、CPU回路4（図9）から画像データA、Bが転送されて展開されている。フレームメモリ37が画像データAの部分を出力するときには、切換スイッチ122a、122bはA側に閉じており、この画像データAは切換スイッチ122a、122bを介してD/A変換器125に供給され、そこでアナログ映像信号に変換されて出力される。

【0048】画像データBの時間帯では、切換スイッチ122a、122bはB側に閉じ、LUT124でデータ変換される。図8でも説明したように、LUT124で映像信号の振幅や直流レベルなどを自由自在に変える

ことができるので、画像Bの輝度レベルだけを自由に制御することができる。

【0049】以上のようにして、比較的簡単な構成で嵌込み部分の輝度レベルだけを独立に調整することができ、例えば、画像Aがテキスト画面、画像Bがテレビ画面の場合、明るくきれいなテレビ画面と輝度を抑えた読みやすいテキスト画面との同時表示が可能になる。

【0050】図11は本発明による画像表示システム及び画像表示装置の第4の実施例を示すブロック図であって、305はROMであり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0051】同図において、ROM305には、CPU回路4のプログラムとともに、画像データAも格納されており、CPU回路4は、このプログラムに基づいて、嵌込み領域の設定や各種演算処理などの処理を行なう。ここで、CPU回路4は、嵌込み部分の輝度レベルをソフトウェア演算によって行ない、これにより、図1に示した実施例に比べてハードウェア構成がさらに簡単になる。

【0052】次に、図12により、この実施例のソフトウェア処理について説明する。

【0053】CPU回路4は、まず、特定領域、即ち、嵌込み部分がどうかを判定し（ステップ1200）、嵌込み部分でないときには、ROM305から画像データAを読み出して画像合成手段3に転送し、嵌込み部分であると判定したときには、外部入力手段6から取り込まれる画像データBに所望の係数を乗算して振幅を調整し、画像合成手段3に転送する（ステップ1201）。これにより、画像合成手段3で、画像Aに振幅が調整された画像Bが嵌め込まれる。かかる動作が上記特定領域が終わるまで行なわれ、この特定領域が終わると（ステップ1202）、再びステップ1200に戻って画像データAを画像合成手段3に転送する。

【0054】この実施例では、勿論、直流レベルの調整も可能であり、その場合には、画像データBに所定の値を加算すればよい。

【0055】以上のようにして、嵌込み部分の輝度レベルを独立に調整することができる。

【0056】図13は本発明による画像表示システム及び画像表示装置の第5の実施例を示すブロック図であって、106は外部入力手段、107は入力端子、202は特定領域輝度変換手段、405はROMであり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0057】この実施例の特徴は、外部入力手段106に入力される画像信号が既に嵌め込み処理が施されたものであっても、その嵌込み部分を検出し、その嵌込み部分の輝度レベルを独立に制御できる点である。この処理が、図13において、特定領域輝度変換手段202によって行なわれる。それ以外の構成は図1に示した実施例

と同様である。

【0058】図14はこの特定領域輝度変換手段202の一具体例を示すブロック図であって、39は遅延回路、40は画像処理装置、123はA/D変換器であり、図3に対応する部分には同一符号を付けて重複する説明を省略する。

【0059】同図において、この具体例は、図3でのタイミング発生回路21の代わりに画像処理装置40を設け、画像B（図13）の嵌込み部分の判定を行なって切換スイッチ15を制御するようにしたものである。

【0060】この画像処理装置40で行なわれる判定処理としては、図15に示すような嵌込み部分（画像B）の枠の検出、あるいは、図16に示すような動きのある画面の検出、あるいは、図17に示すようにヒストグラムによる嵌込み部分の検出などがあり、さらに、これらを組み合わせることにより、検出精度をさらに高めることができる。

【0061】このようにして検出して得た情報をもとにして、図3に示した具体例のようにタイミング信号Keyを生成し、これをもって切換スイッチ15を制御する。

【0062】なお、遅延回路39は、画像処理装置40での遅延を相殺するためのものである。

【0063】以上のようにして、予め画像が嵌め込まれた画像信号であっても、その嵌込み位置を検出してその部分の輝度レベルだけを独立に変化させることができる。

【0064】図18は本発明による画像表示システム及び画像表示装置の第6の実施例を示すブロック図であって、50は画像表示手段、51は画像信号出力手段、52はインターフェース、103は画像合成手段、104はCPU回路であり、図13に対応する部分には同一符号を付けて重複する説明を省略する。

【0065】同図において、この実施例は、画像表示手段50と画像信号出力手段51とから構成されており、画像表示手段50に特定領域輝度変換手段が一体化されている。画像信号出力手段51は、図1や図13での画像表示手段1と特定領域輝度変換手段2を除く部分を一体にしたものとほぼ同じ構成になっている。画像信号出力手段51からは、画像合成手段103から出力される画像信号とインターフェース52を通った制御信号とが画像表示手段50に供給される。

【0066】この実施例の具体的構成としては、例えば、画像信号出力手段51はパソコンやワークステーションなどのコンピュータ本体であり、画像表示手段50はモニタディスプレイ装置である。

【0067】図19はこの画像表示手段50の一具体例を示すブロック図であって、53、54は入力端子、101は画像表示素子、110は振幅制御手段、111は直流レベル制御手段、112は加算器、113、114は可変電源である。

【0068】同図において、この画像表示手段50は画像表示素子101と、画像信号の直流レベル制御手段111と、画像信号の振幅制御手段110と、加算器112と、可変電源113、114とからなっている。

【0069】図18の画像信号出力手段51から入力端子54に供給される画像信号Video1は、その振幅が振幅制御手段110で制御される。画像表示素子101の画面の画像Bの嵌込み部分で画像信号出力手段51から入力端子54に制御電圧cont.が供給され、この制御電圧cont.が加算器112で可変電源113の電圧と加算されて振幅制御手段110に供給される。画像表示素子101の画面の画像Bの嵌込み部分以外の部分では、可変電源113の電圧が振幅制御手段110に供給される。振幅制御手段110では、かかる供給電圧により、画像信号Video1の振幅が制御される。

【0070】振幅制御手段110の出力画像信号は直流レベル制御手段111に供給され、可変電源114の電圧でその直流レベルを設定される。直流レベル制御手段111の出力画像信号Video2が画像表示素子101に供給され、画像が表示される。

【0071】以上のようにして、入力端子54に供給される制御電圧cont.の電圧レベルとその供給タイミングで、画像Bの嵌込み部分の輝度レベルを可変とすることができる。

【0072】図20は制御電圧cont.の供給タイミングと電圧レベルの関係を水平走査周期と垂直走査周期に分けて示したものである。

【0073】同図において、画像信号Video1のハッチ（斜線）部分が画像Bの嵌込み部分である。このとき、入力端子54に供給される制御電圧cont.は画像信号Video1のハッチ（斜線）部分で0（V）からp（V）に変化する。これにより、画像表示素子101の入力画像信号Video2のレベルは、画像Bの嵌込み部分だけ振幅が大きくなる。

【0074】この結果、画像表示素子101上のテキスト画像Aにテレビ映像Bを嵌込み表示すると、テレビ映像を明るくきれいに見せながら、他の領域では、輝度の変化はなくて文字や図形表示は見やすい輝度レベルのままである。

【0075】以上のようにして、嵌込み部分の輝度レベルだけを制御する画像表示装置が実現できる。

【0076】図21は本発明による画像表示システム及び画像表示装置の第7の実施例での画像表示手段の一具体例を示すブロック図であって、115は切換スイッチ、116は可変電源、154は入力端子であり、図19に対応する部分には同一符号を付けて重複する説明を省略する。

【0077】この実施例の全体構成は図18に示すものと同様であるが、インターフェース52から画像表示手段50に供給されるのは、画像Bの嵌込み位置を示すタ

イミング信号Keyである。

【0078】図21において、入力端子154からは画像Bの嵌込み位置を示すタイミング信号Keyが入力され、切換スイッチ115を可変電源116側に閉じる。これにより、可変電源116の電圧が加算器112で可変電源113の電圧と加算され、その加算電圧で振幅制御手段110が制御される。従って、嵌込み部分の輝度レベルだけが所望に制御されることになる。

【0079】ここで、タイミング信号Keyは2値のデジタル信号でよく、このため、画像信号出力手段51のインタフェース回路52（図18）の構成が簡単になる。

【0080】図22は本発明による画像表示システム及び画像表示装置の第8の実施例の画像表示手段の一具体例を示すブロック図であって、55はタイミング発生回路、254は入力端子であり、第21図に対応する部分には同一符号を付けて重複する説明を省略する。

【0081】この実施例も、その全体構成は図18に示したものと同様であるが、インターフェース52から画像表示手段50に供給されるのは、画像Bの嵌込み位置をコード化したデータ（嵌込み位置データ）である。この嵌込み位置データは、図23に示すように、嵌込み位置の開始アドレスと終了アドレスを示すもの、または嵌込み位置の開始アドレスと嵌込み位置の水平、垂直幅を示すもの、あるいは嵌込み位置の終了アドレスと嵌込み位置の水平、垂直幅を示すものなどがある。

【0082】図22において、入力端子254から嵌込み位置データが入力されると、画像信号Video1の同期信号やドットクロック信号とともにタイミング発生回路55に供給され、図21でのタイミング信号Keyと同様の画像Bの嵌込み位置のタイミング信号Keyが生成される。このタイミング信号Keyにより、切換スイッチ115が制御される。これ以外の部分については、図21に示した具体例と同様である。

【0083】タイミング発生回路55は、基本的には、例えば、図7に示した構成をなしているが、その一具体例を図24に示す。但し、56はPLL（フェーズ・ロックド・ループ）回路、57はマイコン、117d～117gはデータラッチ、118d～118gはアドレスラッチ、119a～119dはカウンタ、120a～120cはアンドゲートである。

【0084】図24において、入力端子254から入力された嵌込み位置データはマイコン57でデコードされ、データラッチ117d～117gに転送されてラッチされる。垂直タイミング開始カウンタ119aと垂直タイミング終了カウンタ119bは、垂直同期信号Vsyncで初期化された後、データラッチ117d、117eのデータがプリセットされる。水平タイミング開始カウンタ119cと水平タイミング終了カウンタ119dは、水平同期信号Hsyncで初期化された後、データラッ

チ117f, 117gのデータがプリセットされる。そして、垂直タイミング開始カウンタ119aと垂直タイミング終了カウンタ119bは水平同期信号Hsyncを、水平タイミング開始カウンタ119cと水平タイミング終了カウンタ119dは、水平同期信号HsyncをPLL回路56で通倍して得られるドットクロック信号を夫々カウンタクロック信号とする。垂直タイミング開始カウンタ119aと垂直タイミング終了カウンタ119bのカウント出力はアンドゲート120aで論理積がとられ、水平タイミング開始カウンタ119cと水平タイミング終了カウンタ119dのカウント出力はアンドゲート120bで論理積がとられ、さらに、アンドゲート120a, 120bの出力がアンドゲート120cで論理積がとられて嵌込み位置を示すタイミング信号Keyが得られる。

【0085】この実施例では、入力端子254から入力される嵌込み位置データとして、例えば、RS-232Cなどのパソコンやワークステーションなどのコンピュータでよく用いられている仕様のものを利用することができ、このため、画像信号出力手段51のインターフェース回路52(図18)は標準品を利用できて、コストを低くすることができる。

【0086】以上のようにして、嵌込み部分の輝度レベルだけを制御することができる。

【0087】図25は本発明による画像表示システム及び画像表示装置の第9の実施例での画像表示手段の一具体例を示すブロック図であって、155はタイミング発生回路、216は可変電源、354は入力端子であり、図22に対応する部分には同一符号を付けて重複する説明を省略する。

【0088】この実施例も、その全体構成は図18に示したものと同様であるが、インターフェース52から画像表示手段50に供給されるのは、画像Bの嵌込み位置とその輝度レベルを指示するコード化されたデータ(嵌込み位置/輝度レベルデータ)である。この嵌込み位置/輝度レベルデータは、図26に示すように、図23に示した嵌込み位置データに輝度レベルのデータを付加したものである。

【0089】タイミング発生回路155は、切換スイッチ115の制御用のタイミング信号Keyを発生するための図24に示した回路と、輝度レベルのデータ(図26)に応じて可変電源216を制御する回路とからなっている。この可変電源216を制御する回路は、例えば、図3で可変電源13, 14, 16を制御する回路と同様の構成をとることができる。

【0090】図27は本発明による画像表示システム及び画像表示装置の第10の実施例の画像表示手段の一具体例を示すブロック図であって、132は切換スイッチ、133, 134は可変電源であり、図21に対応する部分には同一符号を付けて重複する説明を省略する。

【0091】この実施例も、その全体構成は図18に示したものと同様であるが、嵌め込む画像がB, Cというように複数あるようにしたものである。

【0092】図27において、可変電源133, 134は画像表示素子101の画面での画像B, Cの嵌め込み位置での振幅を決めるためのものであって、入力端子154から入力されるタイミング信号Keyによって切換制御される切換スイッチ132で選択される。タイミング信号Keyは、例えば、3値の信号である。これ以外は、図21に示した画像表示手段と同様である。

【0093】図28は本発明による画像表示システム及び画像表示装置の第11の実施例での画像表示手段の一具体例を示すブロック図であって、212は加算器、354は入力端子であり、図19に対応する部分には同一符号を付けて重複する説明を省略する。

【0094】この実施例も、その全体構成は図18に示したものと同様であるが、嵌め込む画像Bの直流レベルも制御できるようにしたものである。

【0095】図27において、画像Bの嵌込み位置では、入力端子54から制御電圧cont.1が供給され、加算器112で可変電圧源113の電圧と加算されて振幅制御手段110に供給され、これとともに、入力端子354から制御電圧cont.2が供給され、加算器212で可変電圧源114の電圧と加算されて直流レベル制御手段111に供給される。これにより、嵌め込まれる画像Bの振幅と直流レベルとが独立に制御できる。

【0096】図29は本発明による画像表示システム及び画像表示装置の第12の実施例での画像表示手段の一具体例を示すブロック図であって、70は制御回路、222a, 222bは切換スイッチ、223はA/D変換器、224はLUT、225はD/A変換器、454は入力端子であり、図19に対応する部分には同一符号を付けて重複する説明を省略する。

【0097】この実施例も、その全体構成は図18に示したものと同様であるが、図8で示した具体例のように、嵌め込む画像Bの輝度レベルの制御をLUTでのデータ変換によって行なうようにしたものである。

【0098】図29において、入力端子454からデータが供給される制御回路70の制御のもとに、切換スイッチ222a, 222bは、画像Bの嵌込み位置でB側に閉じ、それ以外では、A側に閉じる。切換スイッチ222a, 222bがA側に閉じているときには、入力端子53から入力された画像信号Video.1は直接振幅制御手段110に供給されるが、切換スイッチ222a, 222bがB側に閉じているときには、A/D変換器223でデジタルデータに変換された後、LUT224でデータ変換されて所望の振幅や直流レベルに変換され、D/A変換器225でアナログ画像信号に変換されて振幅制御手段110に供給される。

【0099】なお、LUT224のデータ書換えは、制

御回路 70 を介して入力端子 454 から入力される情報に基づき行なう。

【0100】図 30 は図 29 における制御回路 70 の一具体例を示すブロック図であって、18k はアドレスカウンタ、157 はマイコンであり、図 24 に対応する部分には同一符号を付けている。

【0101】同図において、図 29 の切換スイッチ 222a、222b の切換制御信号を生成する部分は、図 24 に示す構成と同様である。この具体例は、かかる構成に LUT 224 のデータ書換え手段が付加されたものである。

【0102】即ち、マイコン 157 は、入力端子 454 からのデータに基づいて、嵌込み位置をデコードするとともに、LUT 224 で書き換えるデータとその書換え位置を示すアドレスデータを出力する。このデータは LUT 224 (図 29) に供給されるとともに、アドレスデータがアドレスデコーダ 18k でデコードされて LUT 224 に供給される。

【0103】この実施例によると、LUT 224 を用いることにより、画像信号の振幅や直流レベルばかりでなく、ガンマ特性の変更や色相変更などもできるというまでもない。

【0104】図 31 は本発明による画像表示システム及び画像表示装置の第 13 の実施例での画像表示手段の一具体例を示すブロック図であって、153 は入力端子、201 は画像表示素子、254 は入力端子、322a、322b は切換スイッチ、323 は A/D 変換器であり、図 29 に対応する部分には同一符号を付けて重複する説明を省略する。

【0105】この実施例も、その全体構成は図 18 に示したものと同様であり、図 29 で示した具体例のように、嵌め込む画像 B の輝度レベルの制御を LUT でのデータ変換によって行なうようにしたものであるが、画像表示素子として、液晶ディスプレイやプラズマディスプレイをはじめとするマトリクス型のディスプレイのように、デジタル画像信号を入力とするものである。

【0106】図 31 において、画像表示素子 201 はこのようなデジタル画像信号を入力とするものである。入力端子 153 から入力される画像信号 Video1 は A/D 変換器 323 でデジタル変換される。制御回路 70 の制御により、画像 B の嵌込み位置では、切換スイッチ 322a、322b が B 側に切り換えられ、A/D 変換器 323 からのデジタル画像信号が、LUT 224 でデータ変換されて輝度レベルが制御された後、画像表示素子 201 に供給され、また、画像 B 以外の時間帯では、切換スイッチ 322a、322b が A 側に切り換えられ、A/D 変換器 323 からのデジタル画像信号が直接画像表示素子 201 に供給される。

【0107】この実施例によると、部品点数も少なく、安価にできるメリットがある。

【0108】図 32 は本発明による画像表示システム及び画像表示装置の第 13 の実施例での画像表示手段の一具体例を示すブロック図であって、71 は開閉スイッチ、72 は積分器、73 は比較器、74 は LPF (ローパスフィルタ)、75 は開閉スイッチ、80 は基準電源、212 は加算器であり、図 21 に対応するには同一符号を付けて重複する説明を省略する。

【0109】この実施例も、その全体構成は図 18 に示したものと同様であるが、嵌込み部分の画像 B の平均輝度レベルを一定に抑えるようにしたものである。例えば、ブラウン管などでは、平均輝度が上がり過ぎてビーム電流が流れ過ぎると、ブラウン管の寿命に影響するために、このような手段が必要な機能である。また、プラズマディスプレイ装置でも、異常発熱防止に必要である。

【0110】図 32 において、入力端子 154 からのタイミング信号 Key により、画像 B の時間帯だけ開閉スイッチ 71、75 が閉じられ、この時間帯に画像表示素子 101 の入力画像信号 Video2 を積分器 72 に供給し、画像信号 Video2 の画像 B の期間の平均レベルを検出する。この平均レベルは比較器 73 で基準電源 80 の基準電圧 Es と比較される。この基準電圧 Es は、画像信号 Video2 の平均レベルの最大許容値に等しく設定されている。比較器 73 の出力、即ち、比較結果は LPF 74 で脈動成分が除かれ、さらに、開閉スイッチ 75 を介して加算器 212 に供給されて、画像 B の期間だけ供給される可変電源 116 の電圧からこの LPF 74 からの電圧が引き算される。この加算器 212 の出力電圧が加算器 112 で可変電源 113 の電圧と加算され、振幅制御手段 110 に供給される。

【0111】以上の構成により、嵌め込まれる画像 B に対し、その輝度レベルに負帰還制御が掛けられる。

【0112】そこで、例えば、可変電源 116 の電圧を高く設定しすぎて、嵌込み画像 B の平均輝度レベルが基準電源 80 に設定した基準電圧 Es よりも高くなったとすると、上記の負帰還制御により、嵌込み画像 B だけ輝度制御がかかることになる。

【0113】従って、画像 A の部分の輝度レベルを一定に保ちながら、嵌込み画像 B だけの輝度制御ができるので、例えば、画像 A がテキスト画面、画像 B がテレビ画面の場合、明るくきれいなテレビ画面と輝度を抑えた読みやすいテキスト画面の安定した同時表示が可能になり、さらには、この嵌込み画像 B の輝度調整でこの輝度が高くなりすぎるような調整をしても、所定以下の平均輝度に保たれることになる。

【0114】なお、ブラウン管の場合、上記のように、画像信号を検出対象とするのではなく、アノードからのビーム電流を検出して負帰還制御してもよいことは、現在一般に行われていることなので、いうまでもないことである。

【0115】図33は本発明による画像表示システム及び画像表示装置の第15の実施例の画像表示手段の一具体例を示すブロック図であって、76、77は増幅器電源、78は切換スイッチ、210は振幅制御手段、211は直流レベル制御手段であり、図21に対応するには同一符号を付けて重複する説明を省略する。

【0116】この実施例も、その全体構成は図18に示したものと同様であるが、図33に示すように、嵌込み部分の画像Bの表示期間だけ振幅制御手段210と直流レベル制御手段211の電源電圧を高め、画像信号Video1の振幅幅を確保するものである。これにより、無駄な直流バイスをなくして損失を低減することができて、熱容量増大によるディスプレイセットの大型化を防止できる。

【0117】ここで、増幅器電源76による電源電圧>増幅器電源77による電源電圧とする。

【0118】次に、この具体例の動作を説明する。

【0119】入力端子154からのタイミング信号Keyにより、画像Bの時間帯では、切換スイッチ78がA側に閉じ、増幅器電源76から振幅制御手段210と直流レベル制御手段211とに電源電圧が供給される。画像Bの時間帯以外では、切換スイッチ78をB側に閉じ、増幅器電源77から振幅制御手段210と直流レベル制御手段211とに電源電圧が供給される。

【0120】このようにして、画像Bの時間帯では、高い直流バイアスで画像表示素子101の入力画像信号Video2の振幅を確保し、画像Bの時間帯以外では、低めの直流バイアスで損失を抑えることができる。

【0121】以上のようにして、嵌込み画像Bだけの輝度制御ができる実用的なディスプレイセットが実現できる。

【0122】なお、以上述べた画像表示素子101としては、直視タイプのブラウン管や投写タイプのブラウン管をはじめ、液晶ディスプレイやプラズマディスプレイなど、どのような表示デバイスであってもよいことはいうまでもない。

【0123】

【発明の効果】以上説明したように、本発明によれば、嵌込み画像だけの輝度制御ができるので、文字や図形などのコンピュータ画像に自然画などのテレビ映像を嵌込み表示した場合、明るくきれいなテレビ画面と輝度を抑えた読みやすいテキスト画面との同時表示が可能になる。

【図面の簡単な説明】

【図1】本発明による画像表示システム及び画像表示装置の第1の実施例を示すブロック図である。

【図2】図1に示した実施例の動作を示すタイミングチャートである。

【図3】図1における特定領域輝度変換手段の一具体例を示すブロック図である。

【図4】図1に示した第1の実施例の一変形例を示すブロック図である。

【図5】図1に示した第1の実施例の他の変形例を示すブロック図である。

【図6】図1に示した第1の実施例のさらに他の変形例を示すブロック図である。

【図7】図6における特定領域輝度変換手段の一具体例を示すブロック図である。

【図8】本発明による画像表示システム及び画像表示装置の第2の実施例における特定領域輝度変換手段の一具体例を示すブロック図である。

【図9】本発明による画像表示システム及び画像表示装置の第3の実施例を示すブロック図である。

【図10】図9における画像合成回路の一具体例を示すブロック図である。

【図11】本発明による画像表示システム及び画像表示装置の第4の実施例を示すブロック図である。

【図12】図11に示した実施例の動作を示すフローチャートである。

【図13】本発明による画像表示システム及び画像表示装置の第5の実施例を示すブロック図である。

【図14】図13における特定領域輝度変換手段の一具体例を示すブロック図である。

【図15】図14における画像処理装置40の嵌込み画像の検出方法の一例を示す説明図である。

【図16】図14における画像処理装置40の嵌込み画像の検出方法の他の例を示す説明図である。

【図17】図14における画像処理装置40の嵌込み画像の検出方法のさらに他の例を示す説明図である。

【図18】本発明による画像表示システム及び画像表示装置の第6の実施例での画像表示手段の一具体例を示すブロック図である。

【図19】図18における画像表示手段の一具体例を示すブロック図である。

【図20】図19に示す具体例の動作を示すタイミングチャートである。

【図21】本発明による画像表示システム及び画像表示装置の第7の実施例での画像表示手段の一具体例を示すブロック図である。

【図22】本発明による画像表示システム及び画像表示装置の第8の実施例での画像表示手段の一具体例を示すブロック図である。

【図23】図22に示した具体例で用いる嵌込み位置データの具体例を示す図である。

【図24】図22におけるタイミング発生回路の一具体例を示すブロック図である。

【図25】本発明による画像表示システム及び画像表示装置の第9の実施例での画像表示手段の一具体例を示すブロック図である。

【図26】図25に示した具体例で用いる嵌込み位置／

輝度レベルデータの具体例を示す図である。

【図27】本発明による画像表示システム及び画像表示装置の第10の実施例での画像表示手段の一具体例を示すブロック図である。

【図28】本発明による画像表示システム及び画像表示装置の第11の実施例での画像表示手段の一具体例を示すブロック図である。

【図29】本発明による画像表示システム及び画像表示装置の第12の実施例での画像表示手段の一具体例を示すブロック図である。

【図30】図29における制御回路の一具体例を示すブロック図である。

【図31】本発明による画像表示システム及び画像表示装置の第13の実施例での画像表示手段の一具体例を示すブロック図である。

【図32】本発明による画像表示システム及び画像表示装置の第14の実施例での画像表示手段の一具体例を示すブロック図である。

【図33】本発明による画像表示システム及び画像表示装置の第15の実施例での画像表示手段の一具体例を示すブロック図である。

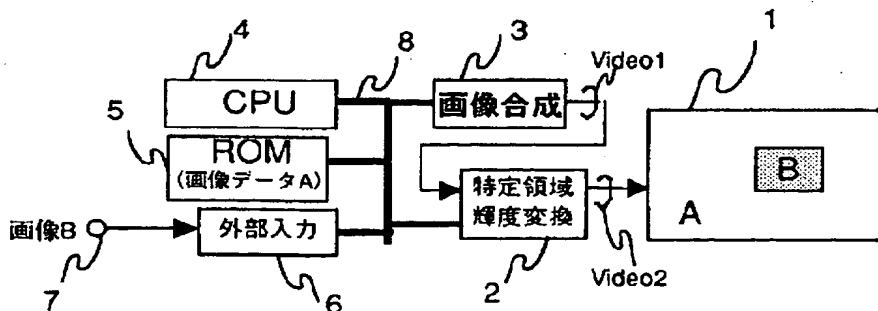
【符号の説明】

- 1 画像表示手段
- 2 特定領域輝度変換手段
- 3 画像合成手段
- 4 CPU回路
- 5 ROM回路
- 6 外部入力手段
- 7 画像信号の入力端子
- 8 信号バス
- 10 振幅制御手段
- 11 直流レベル制御手段

- 12 加算器
- 13, 14, 16 可変電源
- 15 切換スイッチ
- 17 a~17 g, 17 i, 17 j データラッチ
- 18 a~18 j アドレスデコーダ
- 19 a~19 d カウンタ
- 20 a~20 c アンドゲート
- 21, 21 a, 21 b タイミング発生回路
- 22 a, 22 b 切換スイッチ
- 23 A/D変換器
- 24 ルックアップテーブル
- 25 D/A変換器
- 31 データ蓄積装置
- 32 切換スイッチ
- 33, 34 可変電源
- 36 画像合成手段
- 37 フレームメモリ
- 38 制御回路
- 40 画像処理装置
- 50 画像表示手段
- 51 画像信号出力手段
- 55 タイミング発生手段
- 56 PLL回路
- 57 マイコン
- 70 制御回路
- 71 開閉スイッチ
- 72 積分器
- 73 比較器
- 74 LPF
- 75 開閉スイッチ
- 76, 77 増幅器電源

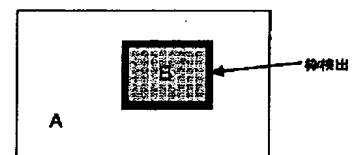
【図1】

図1



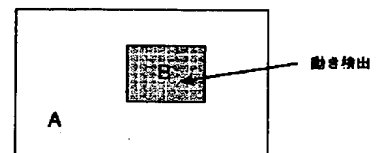
【図15】

図15

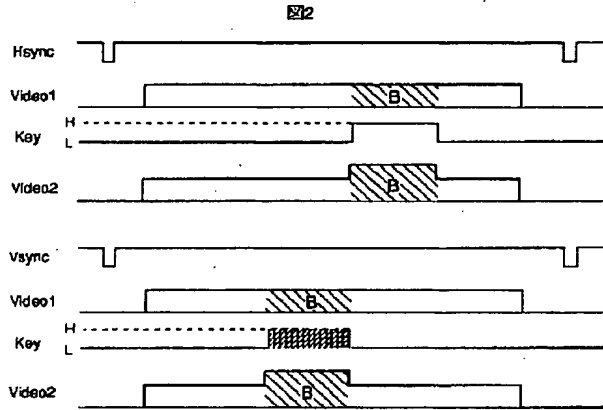


【図16】

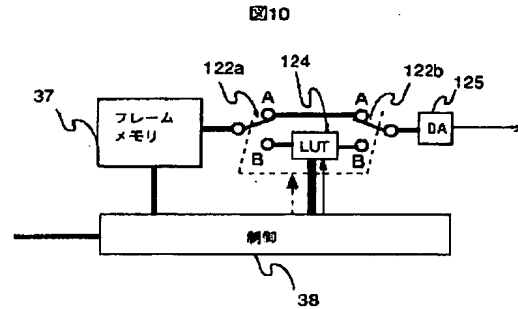
図16



【図2】

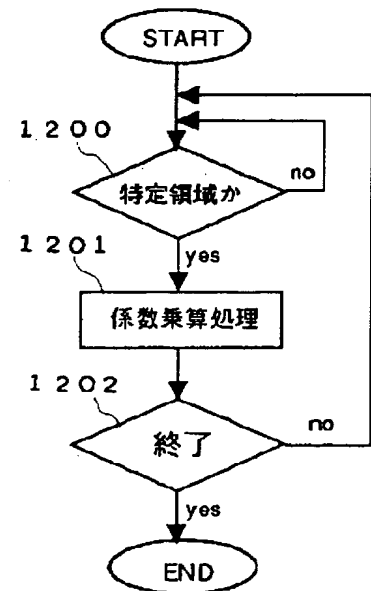


【図10】

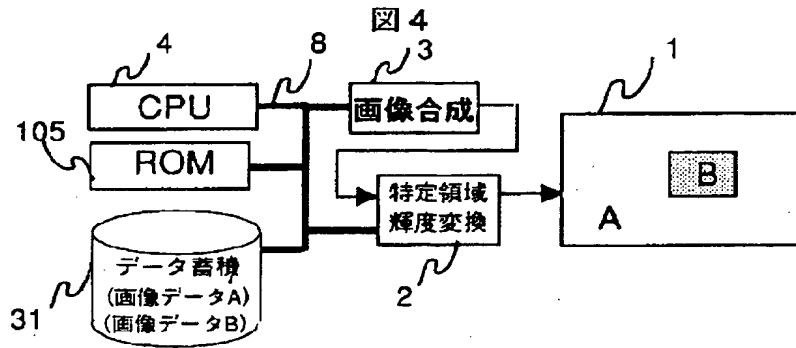


【図12】

図12

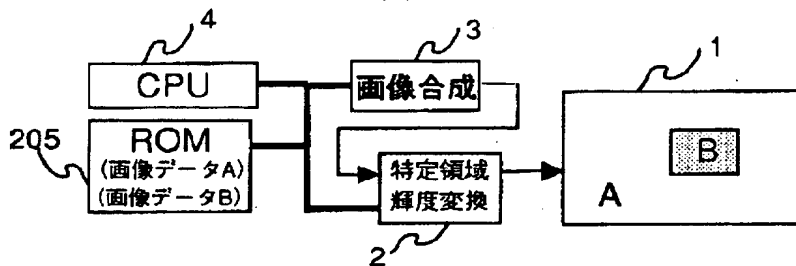


【図4】



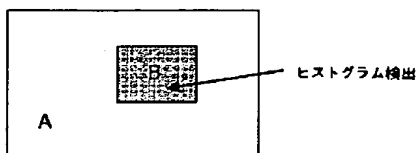
【図5】

図5



【図17】

図17

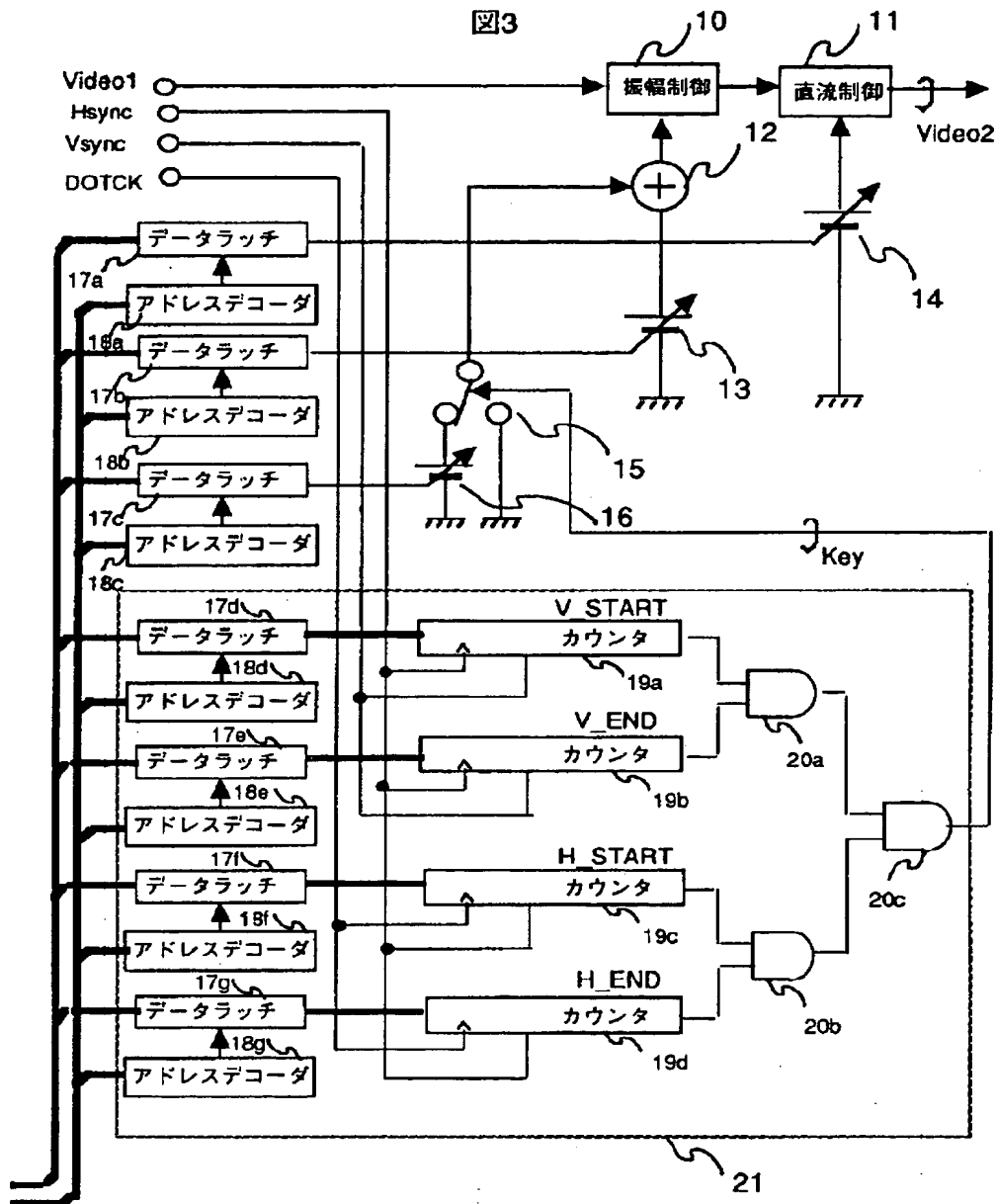


【図23】

図23

開始アドレス	終了アドレス	
開始アドレス	水平画幅	
終了アドレス	水平画幅	

【図3】

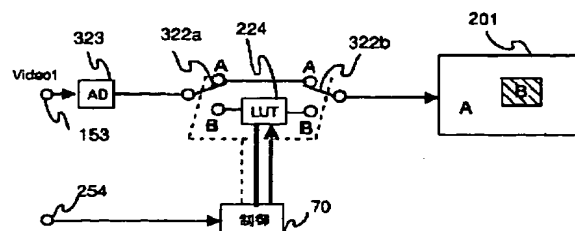


【図26】

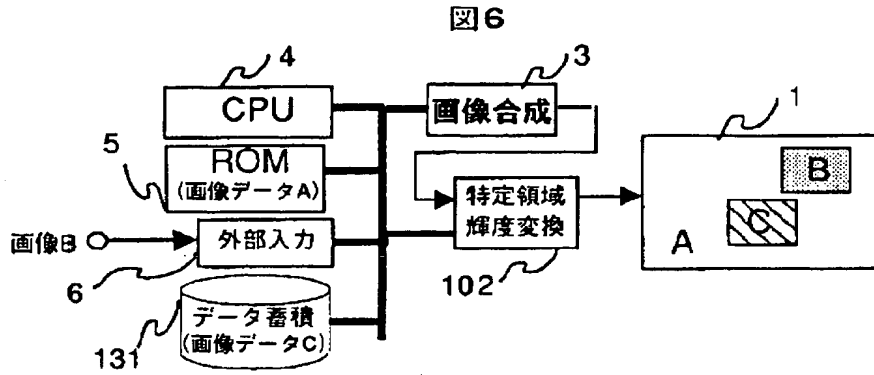
開始アドレス	終了アドレス	輝度レベル
開始アドレス	水平垂直補	輝度レベル
終了アドレス	水平垂直補	輝度レベル

【図31】

図31

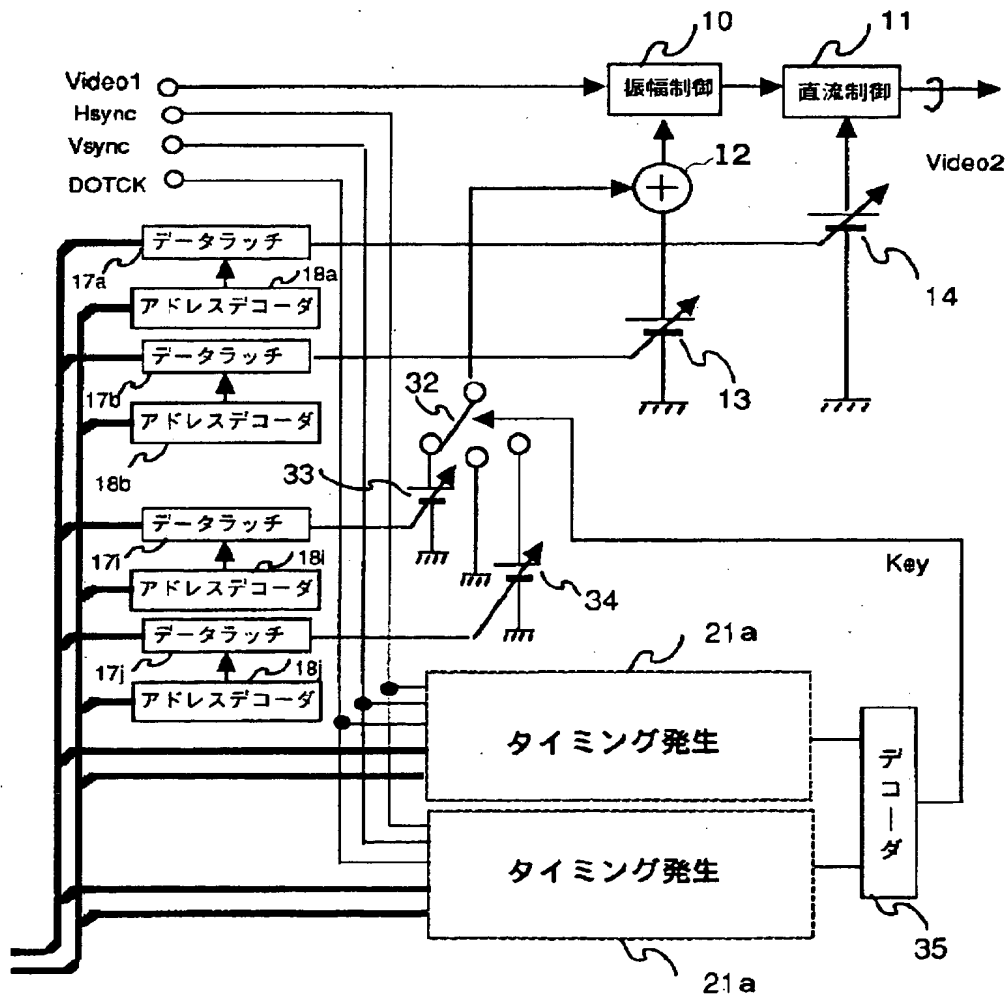


【図 6】



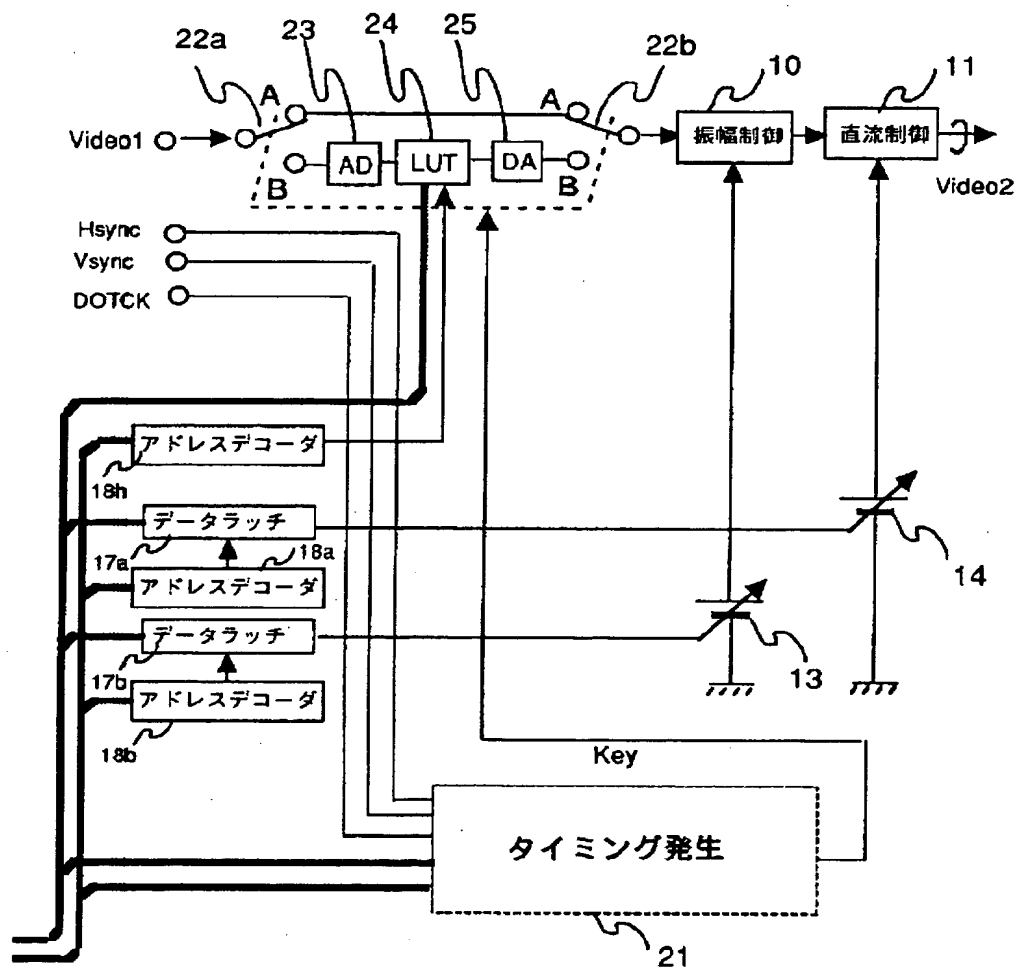
【図 7】

図 7



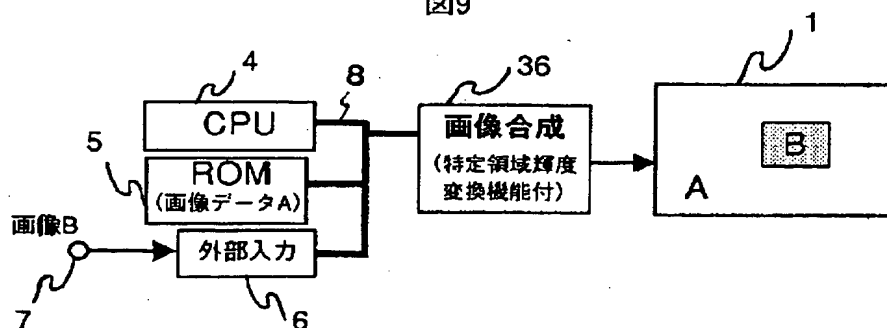
【図8】

図8



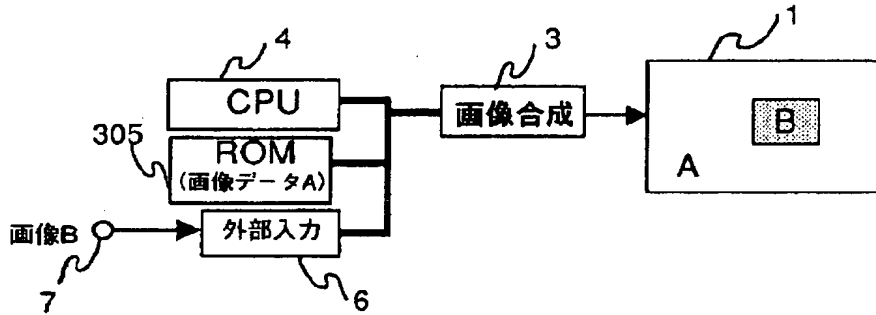
【図9】

図9



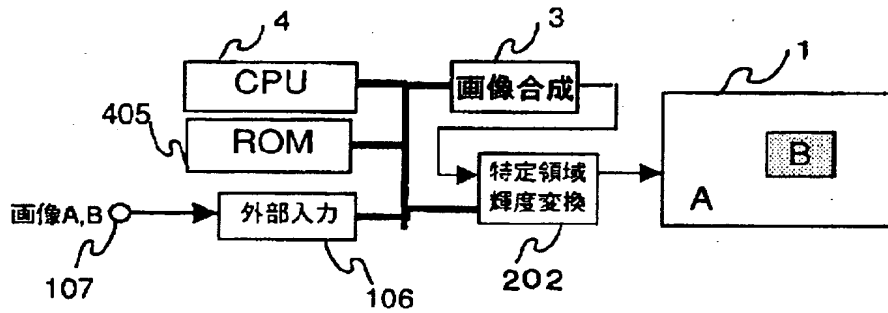
【図 11】

図11



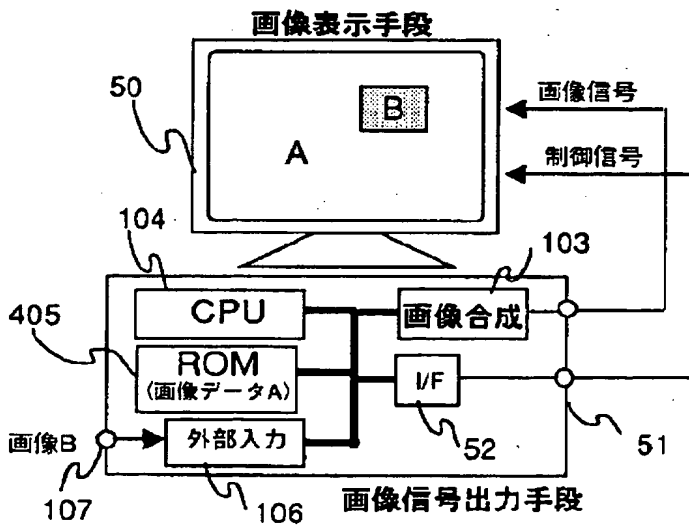
【図 13】

図13



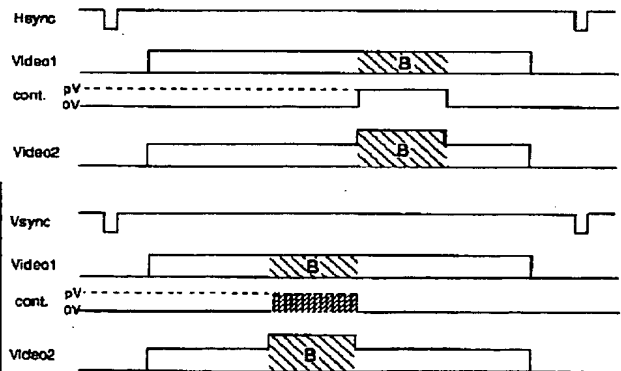
【図 18】

図18

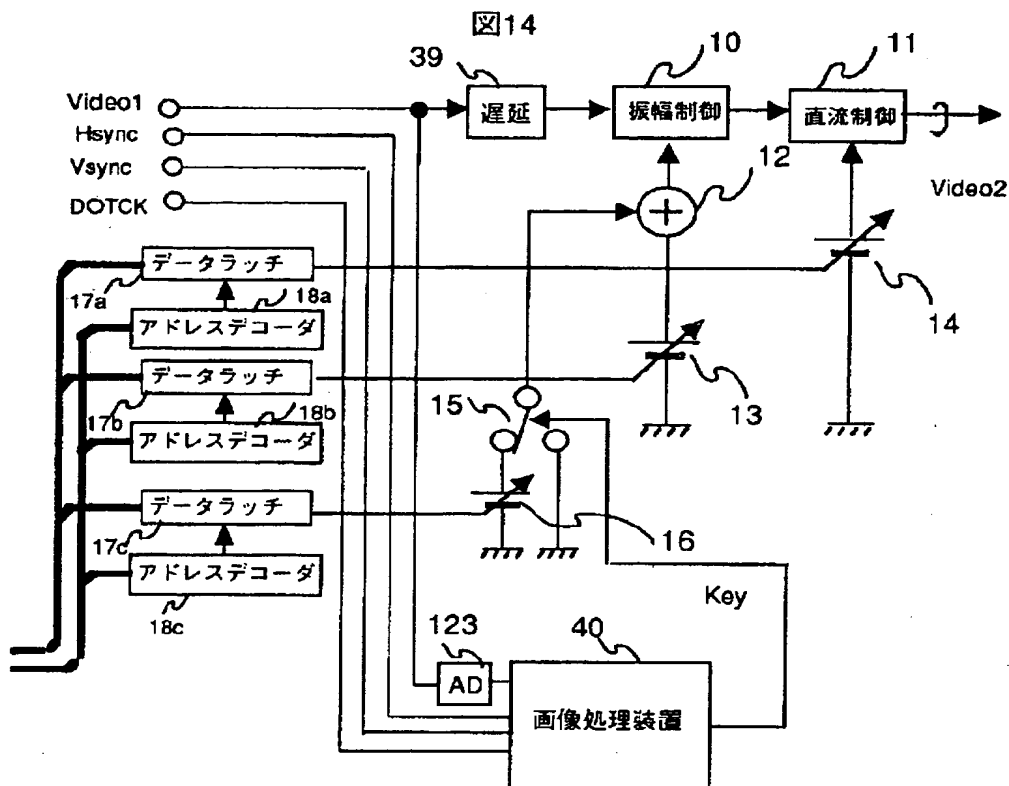


【図 20】

図20

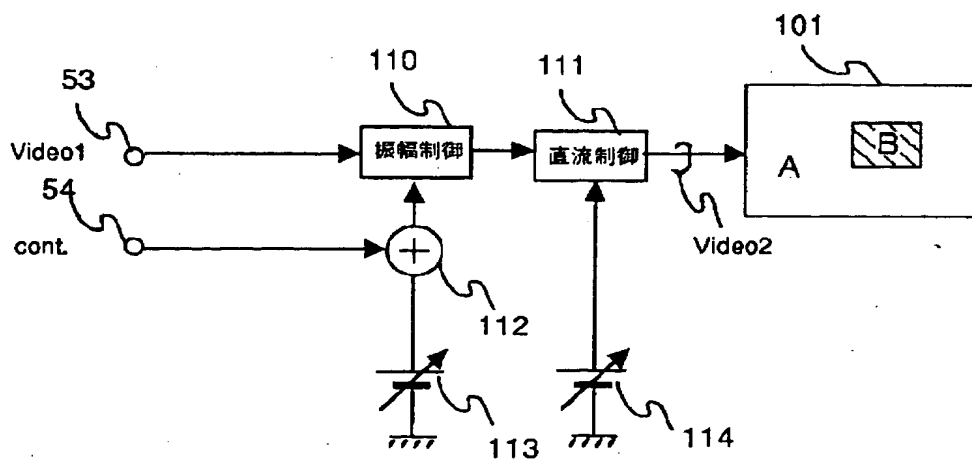


【図14】



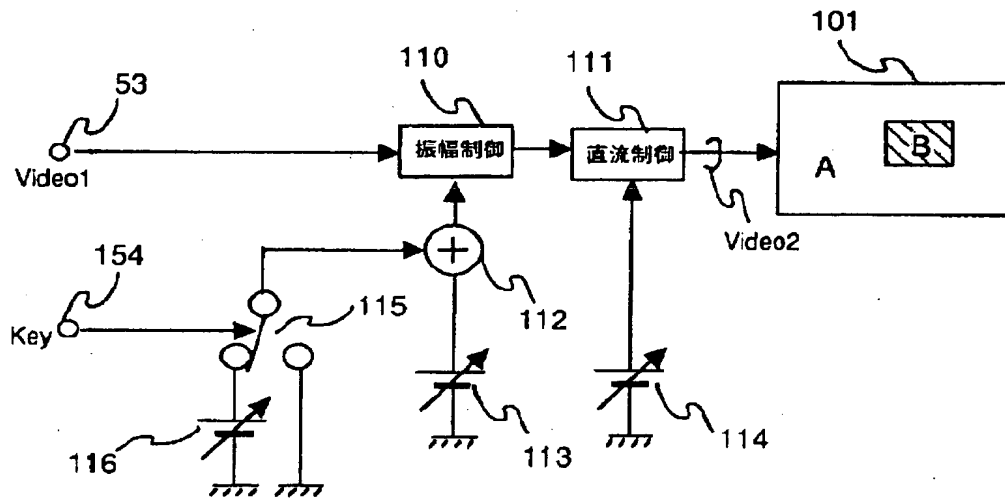
【図19】

図19



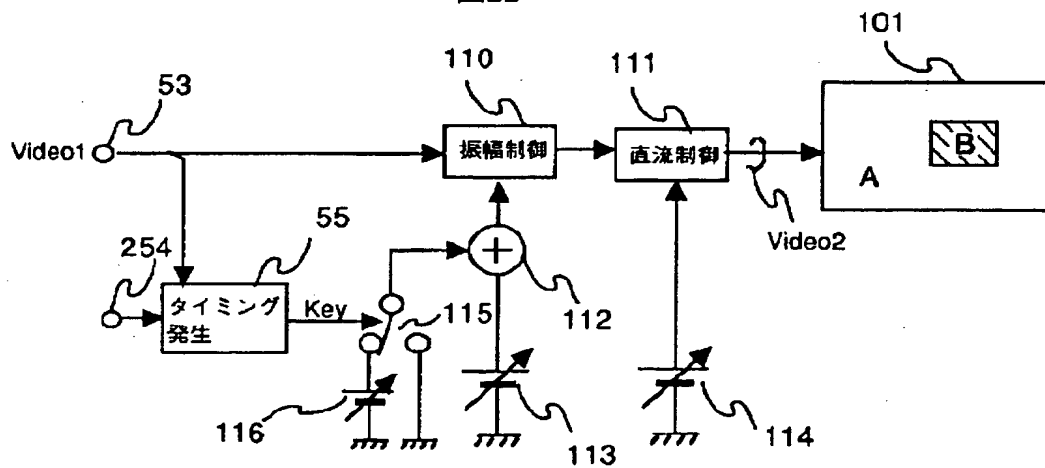
【図 2 1】

図 21



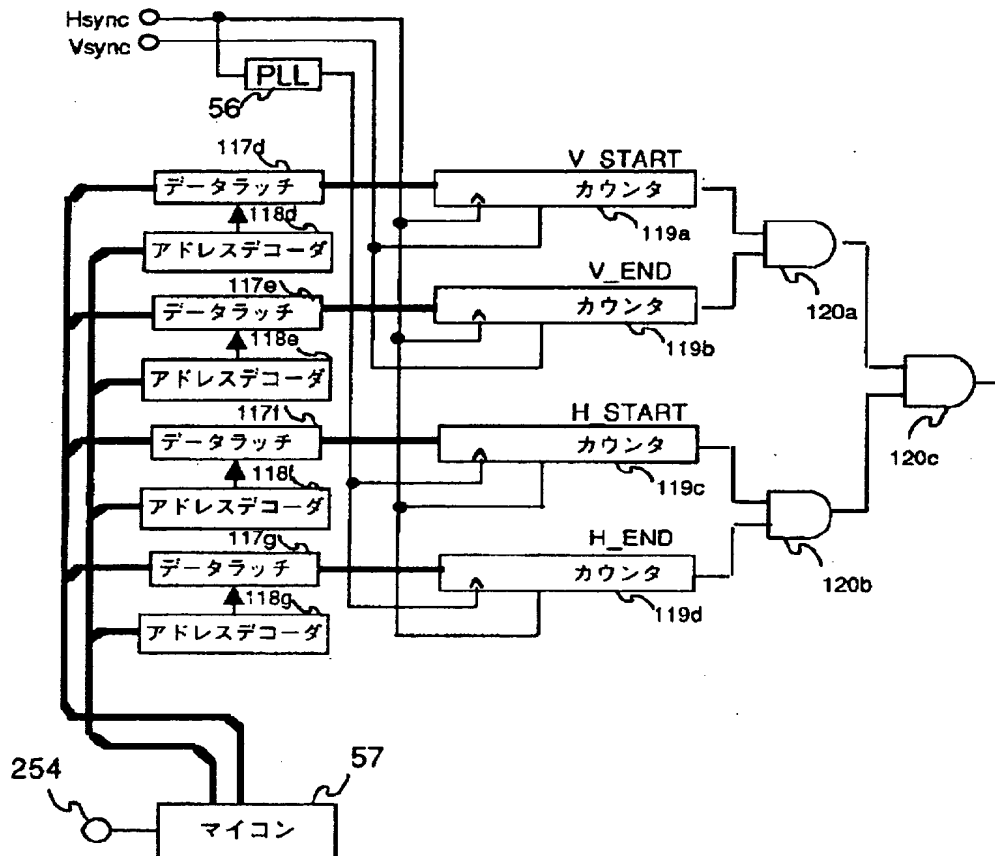
【図 2 2】

図 22



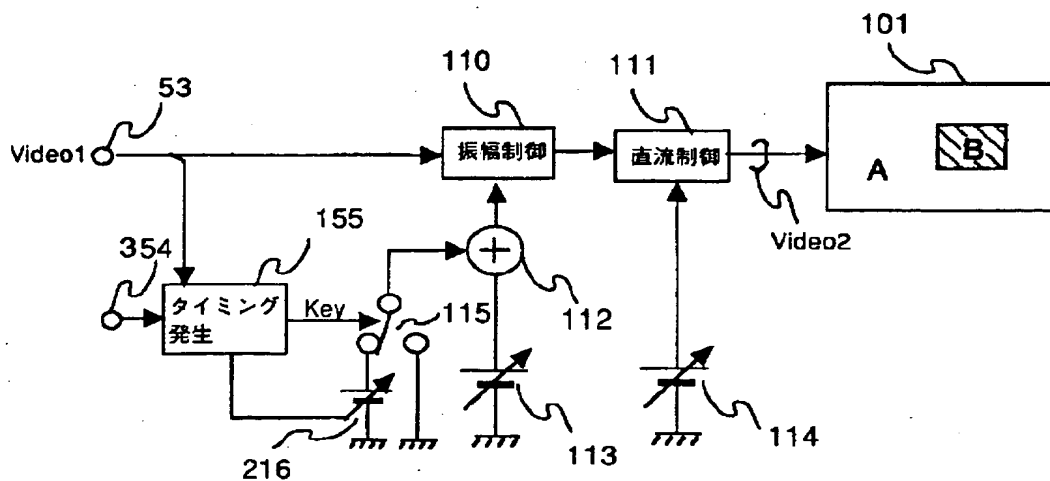
【図 24】

図24



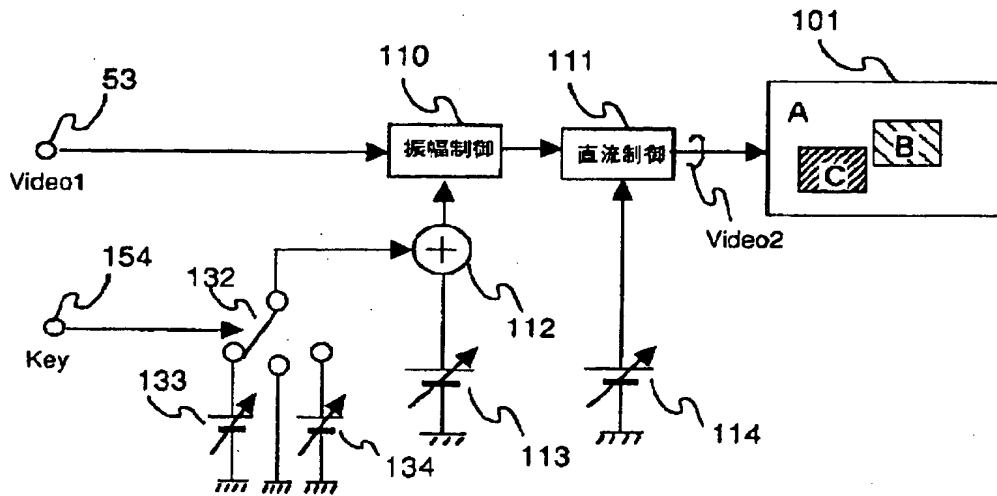
【図 25】

図25



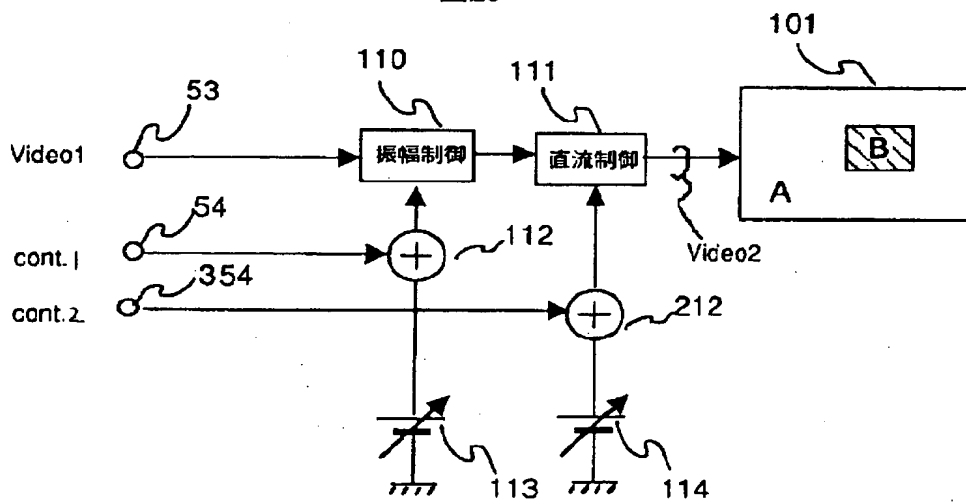
【図27】

図27



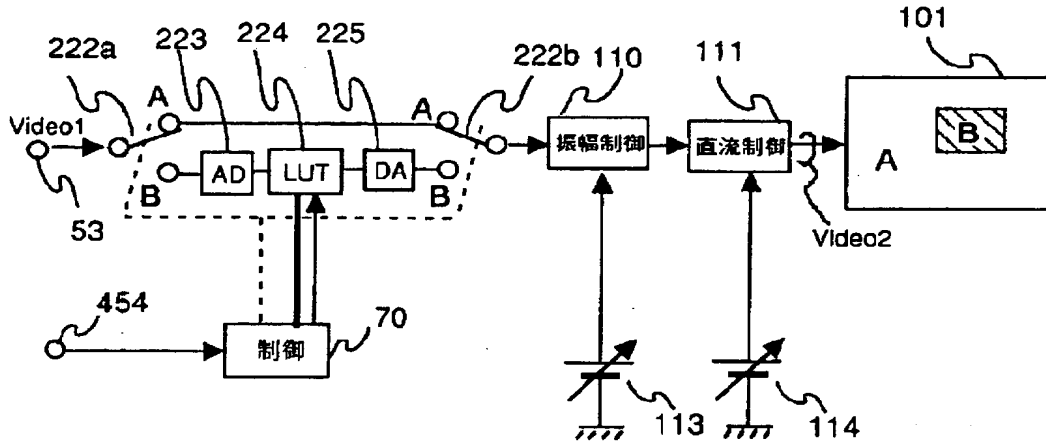
【図28】

図28



【図 29】

図29



【図 30】

図30

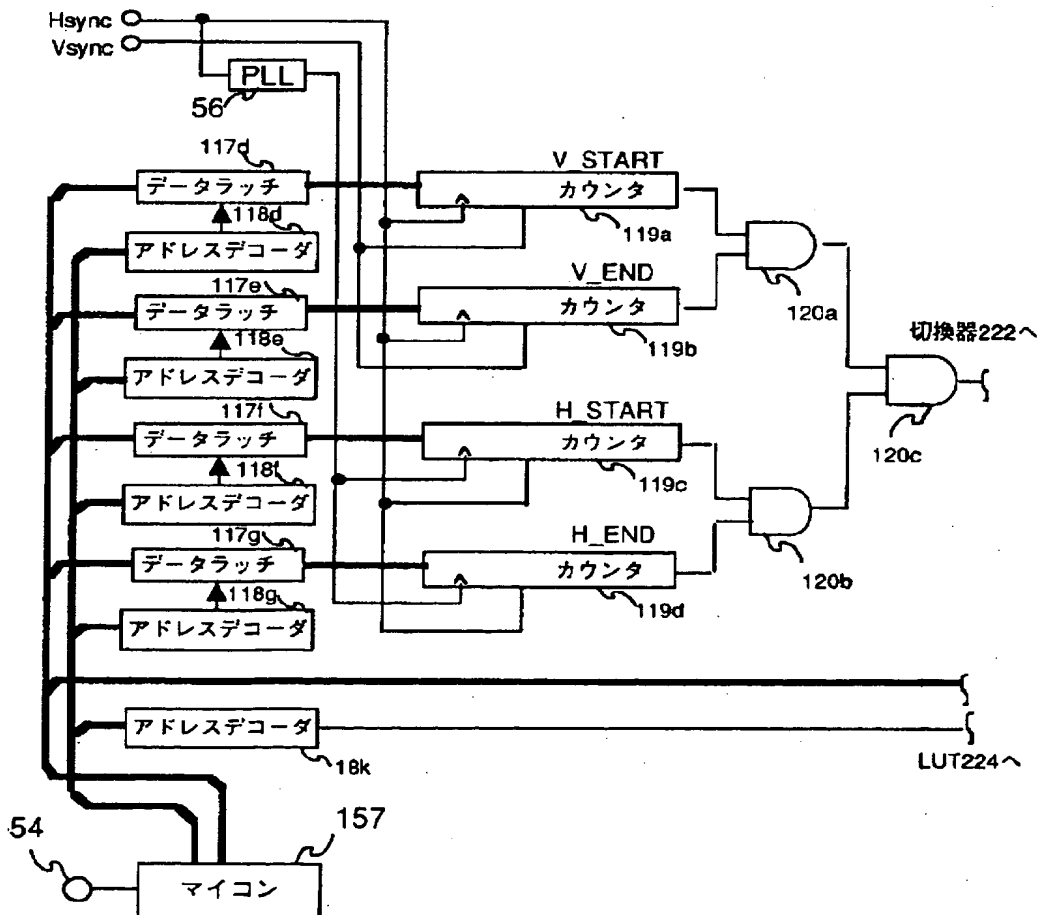


图32

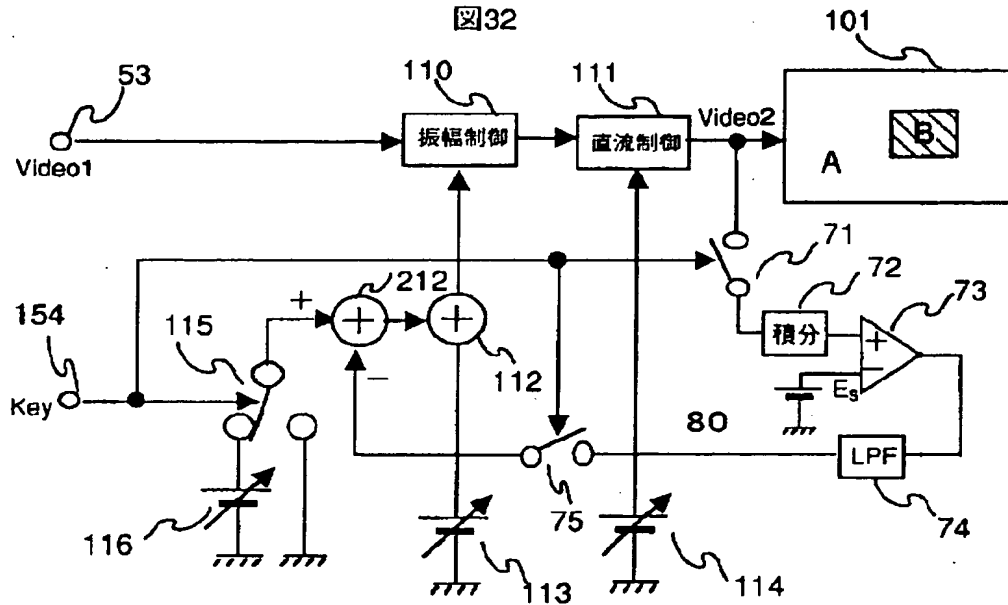
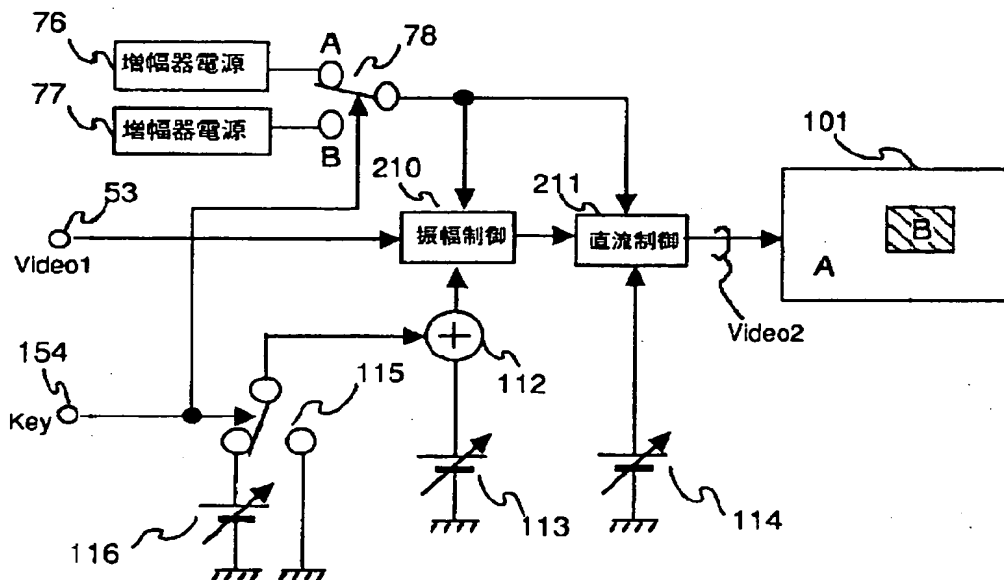


图33



(72)発明者 今井 康裕
神奈川県海老名市下今泉810番地 株式会
社日立製作所オフィスシステム事業部内

(72)発明者 広瀬 雅利
東京都千代田区神田駿河台四丁目6番地
株式会社日立製作所システム事業部内

THIS PAGE BLANK (USPTO)

Patent Abstracts of Japan

PUBLICATION NUMBER : 08251503
PUBLICATION DATE : 27-09-96

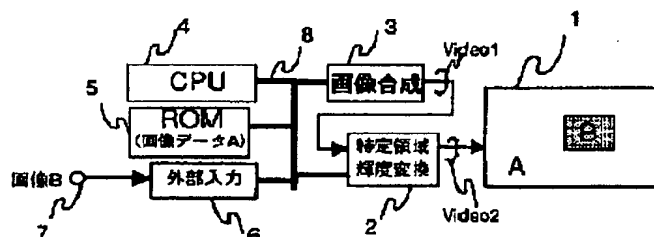
APPLICATION DATE : 13-03-95
APPLICATION NUMBER : 07052731

APPLICANT : HITACHI LTD;

INVENTOR : HIROSE MASATOSHI;

INT.CL. : H04N 5/45 G06F 3/14 G09G 5/14
H04N 5/265

TITLE : IMAGE DISPLAY SYSTEM AND IMAGE
DISPLAY DEVICE



ABSTRACT : PURPOSE: To display computer images and a television images simultaneously at a proper luminance suitable for each by inserting the television image to the computer image such as a character or a graphic.

CONSTITUTION: A ROM circuit 5 stores programs of a CPU circuit 4 and image data A and the CPU circuit 4 is operated according to the programs. The CPU circuit 4 reads the image data A from the ROM circuit 5 and converts the data into an image signal A, and it is fed to an image synthesis means 3. Furthermore, an image signal B is received from an input terminal 7 to an external input means 6 and fed to the image synthesis means 3, in which the signal B is inserted into an inserted position of the image signal A designated by the CPU circuit 4. An output image signal Video 1 of the image synthesis means 3 is fed to a specific area luminance control means 2 and a prescribed luminance level is set independently between the part of the image signal A and the part of the image signal B in a timing of a timing signal from the CPU circuit 4 via a signal bus 8 and the signals are displayed simultaneously by the image display means 1.

COPYRIGHT: (C)1996,JPO

THIS PAGE BLANK (USPTO)